

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-244576

(P2002-244576A)

(43) 公開日 平成14年8月30日(2002.8.30)

(51) Int.Cl. ⁷	識別記号	F I	テマコード*(参考)
G 0 9 F 9/00	3 3 8	G 0 9 F 9/00	3 3 8 2 H 0 9 2
G 0 2 F 1/1368		G 0 2 F 1/1368	5 C 0 9 4
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 F 1 1 0
H 0 1 L 27/12		H 0 1 L 27/12	B 5 G 4 3 5
29/786		29/78	6 2 7 D

審査請求 未請求 請求項の数13 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2001-45132(P2001-45132)

(22) 出願日 平成13年2月21日(2001.2.21)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 名取 武久

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 大畑 豊治

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100110434

弁理士 佐藤 勝

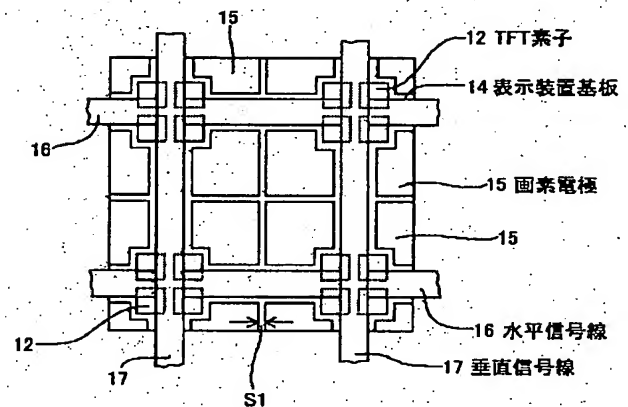
最終頁に続く

(54) 【発明の名称】 表示装置の製造方法、表示装置及び液晶表示装置

(57) 【要約】

【課題】 薄膜デバイス等からなる素子の確実な転写を図ると共に、その生産性も高めることができる表示装置とその製造方法を提供する。

【解決手段】 素子形成基板11上に薄膜トランジスタ素子12を密に配列した状態で形成し、それら薄膜トランジスタ素子12を密に配列した状態の一部を取り出した複数個の組である素子ブロック13ごとに表示装置基板14上に転写する。個々の素子をそれぞれ転写する場合に比較して、その転写効率が高くなり、また転写される単位の数も大きくなることから取扱いも容易となる。



【特許請求の範囲】

【請求項 1】 素子形成基板上に素子を密に配列した状態で形成し、前記素子を前記密に配列した状態の一部を取り出した複数個の組ごとに表示装置基板上に転写することを特徴とする表示装置の製造方法。

【請求項 2】 前記素子は発光素子、画素制御素子、光電変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分であることを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 3】 複数個の組ごとに前記表示装置基板上に前記素子を転写した後、前記素子に電気的に接続する配線層を形成することを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 4】 前記素子に電気的に接続する配線層の少なくとも一部は隣接する前記素子間で共通の配線層とされることを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 5】 前記素子は画素制御素子であり、複数個の組ごとに前記表示装置基板上に前記画素制御素子を転写する前若しくは後に、略矩形状の画素電極の少なくとも一辺側で隣接する他の画素電極との間に配線層を介さないパターンに各画素電極を形成することを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 6】 前記画素制御素子は薄膜トランジスタ若しくは薄膜ダイオードからなることを特徴とする請求項 5 記載の表示装置の製造方法。

【請求項 7】 複数個の組ごとの前記表示装置基板上への前記素子の転写は、機械的は把持手段によって行われることを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 8】 前記把持手段は真空吸着機構を有することを特徴とする請求項 7 記載の表示装置の製造方法。

【請求項 9】 前記複数個の組ごとの前記表示装置基板上への前記素子の転写によって、前記素子の組は該組ごとに前記密に配列した状態よりも離間して配置されることを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 10】 前記素子の前記組の個数は二個またはそれ以上であることを特徴とする請求項 1 記載の表示装置の製造方法。

【請求項 11】 表示用素子がマトリクス状に配列された表示装置において、複数個の表示用素子からなる各組の前記表示用素子は隣接して配置され、前記表示用素子に電気的に接続する配線層の少なくとも一部は隣接する前記表示用素子間で共通の配線層とされることを特徴とする表示装置。

【請求項 12】 液晶材料を駆動するための画素電極がマトリクス状に配列された液晶表示装置において、複数個の画素制御素子からなる各組の前記画素制御素子は隣

接して配置され、略矩形状の画素電極の少なくとも一辺側で隣接する他の画素電極との間に配線層を介さないパターンに各画素電極が形成されることを特徴とする液晶表示装置。

【請求項 13】 液晶材料を駆動するための画素電極がマトリクス状に配列された液晶表示装置において、複数個の画素制御素子からなる各組の前記画素制御素子は隣接して配置され、前記画素制御素子に電気的に接続する配線層の少なくとも一部は隣接する前記画素制御素子間で共通の配線層とされることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜デバイスなどからなる画素制御素子などの素子を基板上の所定の位置に転写する表示装置の製造方法、複数個の表示用素子が配された表示装置、及び薄膜デバイスなどからなる画素制御素子を配設した液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置として、例えば薄膜トランジスタ (TFT) の如き画素制御素子を表示用装置基板上にマトリクス状に配列し、各画素制御素子に接続する配線層を形成して所要の周辺回路から供給される液晶駆動信号に基づき画像を表示するアクティブマトリクス型の液晶表示装置が広く知られている。各画素制御素子はそれぞれ各画素ごとに形成された透明電極からなる画素電極に接続され、その画素電極と対向する側の基板上に形成された共通電極との間の電圧を変えることで基板間に配列された液晶材料の配向状態を変えるように動作する。

【0003】ところで、薄膜トランジスタ (TFT) の如き画素制御素子は高温の熱処理を伴った半導体製造プロセスを用いて形成されるため、素子の形成精度はマスクなどのアライメントの精度などに大きく依存し、しかも石英ガラス基板などの耐熱性の高い基板を用いて形成されることが行われている。しかしながら、大きな面積に亘って高精度に微細な素子を形成することは容易ではなく、そのため、一旦素子形成用基板上に薄膜トランジスタ (TFT) の如き画素制御素子を微細加工しながら形成し、形成後の薄膜トランジスタを表示用基板上に転写する方法が検討されてきている。

【0004】このような画素制御素子を表示用装置基板上に転写する方法としては、例えば、特開平 11-26734 号公報に記載されるように、基板上に分離層を形成してから薄膜デバイスを形成し、基板側からのレーザー照射によって該分離層に剥離を生じさせる液晶表示装置の製造方法が知られている。また、特開平 10-177187 号公報記載の技術においては、先ず、薄膜構造の転写方法を用いて薄膜構造ブロックを転写体上に転写すべき転写ブロックを形成し、転写ブロックごとに転写を

行ってアクティブマトリクス型の液晶表示装置を製造する技術が開示されており、このような技術を用いることで基板の選択の自由度を高めることができる。

【0005】

【発明が解決しようとする課題】上述の転写法では、装置として使用される基板の選択の自由度を高めることができるという利点がある。しかしながら、例えば、特開平11-26734号公報に記載される技術では、素子形成用基板から転写体上に薄膜デバイスが転写されて製品としての装置が製造されるが、薄膜デバイスの素子形成時のピッチが維持されたままに転写されることから、大きな面積の液晶表示装置を形成する場合では、転写前の素子形成基板の状態から大面積に素子を形成する必要があり、その微細加工には限界がある。

【0006】また、特開平10-177187号公報記載の技術では、複数の薄膜デバイスを有した転写ブロックごと転写を行う方法であり、転写元の基板よりも大きなサイズのアクティブマトリクス用基板に複数の薄膜デバイスをブロックごと転写することができる。しかし、転写ブロック自体は画素電極までも同時に作りこんだ構造をしているため、転写の前後ではブロック内での素子間の間隔は維持されたままであり、やはり大面積の表示装置を構成しようとする場合では、その面積に応じた微細加工が必要となる。

【0007】一方、これらの技術に対し、特開平11-142878号公報に記載される液晶表示装置の製造方法においては、転写元の基板上に $1/m \times 1/n$ ピッチで先ず薄膜トランジスタ素子を形成し、それら薄膜トランジスタ素子を m 倍および n 倍にピッチを拡大させながら転写する方法が記載されている。ところが、この特開平11-142878号公報開示の技術では、最終的には転写元の基板から液晶表示装置用の基板に選択的に転写される際には、個々の薄膜トランジスタ素子ごとの転写が行われ、しかも転写時に素子と転写元基板の間に介在する分離膜に選択的に光を照射して結合力を弱めていることから、その転写自体が容易でないという問題が生ずる。さらに、薄膜トランジスタ素子の間を拡大するように転写しても、転写される単位は個々の素子ごとであってその転写の精度がスループットを高くする上で重要となり、1つの薄膜トランジスタ素子でも転写できなかった場合では全体が不良品となることになる。

【0008】そこで、本発明は、上述の技術的な課題に鑑み、素子の確実な転写を図ると共に、その生産性も高めることができる表示装置の製造方法と、その製造方法によって製造される表示装置及び液晶表示装置の提供を目的とする。

【0009】

【課題を解決するための手段】上述の課題を解決するため、本発明の表示装置の製造方法は、素子形成基板上に素子を密に配列した状態で形成し、前記素子を前記密に

配列した状態の一部を取り出した複数の組ごとに表示装置基板上に転写することを特徴とする。この製造方法において、前記素子は例えば、発光素子、画素制御素子、光電変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分とすることができる。また、前記素子に電気的に接続する配線層の少なくとも一部は隣接する前記素子間で共通の配線層とすることができる。

【0010】本発明の表示装置の製造方法によれば、複数の組ごとに素子を転写することで、個々の素子をそれぞれ転写する場合に比較して、その転写効率が高くなり、また転写される単位のサイズも大きくなることから取扱いも容易となる。複数の組は前記密に配列した状態の一部を取り出した構成であり、転写ブロックの如き離間した構造を有していないため、大面積の表示装置を構成しようとする場合に有利である。

【0011】本発明の表示装置は、表示用素子がマトリクス状に配列された表示装置において、複数の表示用素子からなる各組の前記表示用素子は隣接して配置され、前記表示用素子に電気的に接続する配線層の少なくとも一部は隣接する前記表示用素子間で共通の配線層とされることを特徴とする。

【0012】本発明の表示装置によれば、前記表示用素子に電気的に接続する配線層の少なくとも一部は隣接する前記表示用素子間で共通の配線層とされ、一度に転写される組内の表示用素子が配列されていても、配線層自体の占有面積を小さくすることができる。

【0013】また、本発明の液晶表示装置は、液晶材料を駆動するための画素電極がマトリクス状に配列された液晶表示装置において、複数の画素制御素子からなる各組の前記画素制御素子は隣接して配置され、略矩形状の画素電極の少なくとも一辺側で隣接する他の画素電極との間に配線層を介さないパターンに各画素電極を形成されてなることを特徴とし、また、液晶材料を駆動するための画素電極がマトリクス状に配列された液晶表示装置において、複数の画素制御素子からなる各組の前記画素制御素子は隣接して配置され、前記画素制御素子に電気的に接続する配線層の少なくとも一部は隣接する前記画素制御素子間で共通の配線層とされることを特徴とする。

【0014】複数の画素制御素子からなる各組で画素制御素子を隣接して配置することで、画素制御素子の位置は複数の集まったように配列され、その結果、画素電極を複数の画素制御素子の位置以外の部分に個々の電極面積を大きくしながら配設することができる。同時に配線層を介さないパターンで画素電極同士を隣接させ、或いは配線層の共通化によって、画素電極の面積を増大させることができ、これら画素電極面積の増大の効果から開口率を高め、鮮明な画像の表示が可能となる。

【0015】

【発明の実施の形態】図面を参照しながら、本実施形態の表示装置の製造方法について説明する。図1から図4は製造方法における平面図である。本実施形態は、薄膜トランジスタ(TFT)素子を画素制御素子とするアクティブマトリクス型の液晶表示装置の製造方法の例であり、4つの薄膜トランジスタ素子を1組として転写を行う方法である。

【0016】まず、図1に示すように、転写元基板である素子形成用基板11上に画素制御素子である薄膜トランジスタ素子12が形成される。素子形成用基板11は通常の半導体製造プロセスで用いられる例えばシリコン基板などの半導体基板若しくはガラス基板上に絶縁膜を形成した構造を有している。この素子形成基板11上にはマトリクス状に薄膜トランジスタ素子12が密に配列されて形成される。図1において、各薄膜トランジスタ素子12は正方形で示されているが、この正方形は各薄膜トランジスタ素子12が採り得る形状の一例に過ぎず、後述するように画素電極の電位を変えて液晶を制御できる構造であれば、その形状はどのようなものでも良い。この時点では、素子形成用基板11には画素電極となる透明電極などが形成されることはなく、従って、各薄膜トランジスタ素子12の間隔は素子間分離を図ることができる距離であれば良い。

【0017】各薄膜トランジスタ素子12は、例えば、図示をしないシリコン酸化膜などの絶縁膜上に薄い半導体膜が形成され、その半導体膜上にゲート絶縁膜を介してゲート電極が形成された構造を有し、ゲート電極の下部にチャネル領域が形成される共に該チャネル領域を挟んでソース・ドレイン領域が半導体膜に形成される構造を有する。回路上、ソース・ドレイン領域の一方は信号線に接続され、ソース・ドレイン領域の他方は後述する画素電極に接続される。

【0018】各薄膜トランジスタ素子12は、図1においては、個々の素子12がマトリクス状に配列されているが、図2に示すように、次の剥離工程においては、4つの薄膜トランジスタ素子12が1つの組である素子ブロック13を構成し、この素子ブロック13の単位での素子形成基板11からの剥離が行われる。1つの素子ブロック13を構成する4つの薄膜トランジスタ素子12は図1においてマトリクス状に配列された薄膜トランジスタ素子12のうちの隣接する2行2列分の4個の薄膜トランジスタ素子12であり、それら隣接4個の薄膜トランジスタ素子12が1つの素子ブロック13を構成する。

【0019】なお、1つの素子ブロック13には、4個の薄膜トランジスタ素子12が含まれるが、薄膜トランジスタ素子12同士の間は完全に素子分離していなくとも良く、共通のソース(ドレイン)接続やゲート接続を図るような構造であっても良い。例えば、図2における

垂直方向で共通の電源線が使用される場合では、その電源線と接続する端子は垂直方向で共通とすることでコンタクト領域などの占有面積を減らすことができ、微細化に有利であり、同様に、水平方向でも共通の信号線とすることで、例えばゲート電極とのコンタクト部分の数や面積を減らすことができる。また、素子ブロック13自体は、4個の薄膜トランジスタ素子12を支持する部材や支持層を含む構成であっても良く、そのような支持層や支持部材のない構成であっても単に4個の薄膜トランジスタ素子12の集合体であっても良い。

【0020】これら4つの薄膜トランジスタ素子12を2行2列の状態の有する素子ブロック13の剥離は、所要の真空吸着などの機械的なチャッキング用治具を用いることもできるが、予め各薄膜トランジスタ素子12と素子形成用基板11の間に分離膜若しくは剥離膜を形成し、その分離膜の部分で4つの薄膜トランジスタ素子12を剥離するようにしても良い。その分離膜自体が薄膜トランジスタ素子12の2行2列の部分に対応してブロックごとに予め切断されている構造や、分離膜自体が薄膜トランジスタ素子12のパターニング時に合わせてブロックごとに切断される構造や、選択的なエネルギービームの照射を利用してブロック単位の薄膜トランジスタ素子12と素子形成用基板11の間に剥離を生じさせるような構造であっても良い。さらに、素子ブロック13の剥離方法として、分離膜等を使用する方法と、機械的な剥離法と、選択照射などの方法の組み合わせであっても良い。また、レーザーアブレーションによって素子の剥離を行うようにすることもできる。

【0021】この剥離工程で重要な点は、選択的に素子形成用基板11から剥離されるのが、1つのブロック単位を構成する4つの薄膜トランジスタ素子12ごとであることであり、選択的に素子形成用基板11から剥離される範囲は素子ごとの場合に比べて4倍になることから、その取り扱いが容易でなり、歩留まりの向上に寄与する。また、素子を1つ1つ剥離して転写する場合に比べて、一括して4個の薄膜トランジスタ素子12が転写されるため、その転写効率も4倍となる。

【0022】素子形成用基板11から素子ブロック13の剥離は、例えばブロックごとに順次進める方法や、転写元基板と転写先基板を対峙させた上で対応する位置の複数の素子ブロックを一度に剥離若しくは転写する方法が挙げられる。また、図3に示すように、素子形成用基板11から直接液晶表示装置の表示装置基板14に転写することも可能であるが、一旦、一時保持用基板に転写して、再度一時保持用基板から表示装置基板14に転写することも可能である。

【0023】図3は転写後の素子ブロック13の配置を示している。図3に示すように、表示装置基板14上で、薄膜トランジスタ素子12の素子ブロック13は該素子ブロック13ごとに素子形成用基板11上の密に配

10

20

30

40

50

列した状態よりも離間して配置される。すなわち、転写前の状態(図1、図2参照)では、薄膜トランジスタ素子12の密に配列された状態を反映して、素子ブロック13も密な状態とされるが、図3に示すように、転写後では、素子ブロック13同士の間隔は拡大したものとなる。この素子ブロック13同士の間隔は、その広げられた部分に形成される画素電極の大きさに対応する。その一方で、素子ブロック13内の各薄膜トランジスタ素子12は一体的に転写されることから、各薄膜トランジスタ素子12同士の間隔は変動しない。このため隣接する素子の間で共通のコンタクトを取る場合に極めて有利である。

【0024】4つの薄膜トランジスタ素子12を有した素子ブロック13の周囲には、図4に示すように、画素電極15が各薄膜トランジスタ素子12に対応して形成されている。画素電極15は例えばITO膜の如き透明電極であり、素子ブロック13の転写より前或いは素子ブロック13の転写の後で、表示装置基板14上に成膜される。表示装置基板14は、光透過性の材料によって構成され、その上に形成される素子ブロック13、画素電極15、図示しない配向膜や、液晶材料などを保持する機能を有し、その機能を果たす材料であれば特に限定されない。表示装置基板14を構成する材料について例示すれば、透明ガラス基板、透明プラスチック基板若しくはシートなどを用いることも可能である。

【0025】画素電極15は表示装置基板14上に全面に形成されて、個々の電極ごとにパターンニングされる。画素電極15の形状は略矩形状とされるが、接続すべき薄膜トランジスタ素子12に臨んだ角部が切り欠かれた平面形状となっている。各素子ブロック13には、水平方向に延在されるストライプ状の配線層である水平信号線16と、垂直方向に延在されるストライプ状の配線層である垂直信号線17と接続され、且つ水平信号線16と垂直信号線17とが交差する部分が各素子ブロック13の位置と一致している。これら水平信号線16と垂直信号線17と、各素子ブロック13内の薄膜トランジスタ素子12の接続は、図示を省略しているが、水平信号線16や垂直信号線17の一部を延長したり、水平信号線16や垂直信号線17の上面若しくは底面でコンタクトを取ったり、接続用の短い配線層をさらに形成することで行われる。

【0026】図4において、各素子ブロック13の上に水平信号線16が形成され、その水平信号線16の上に垂直信号線17が形成されているが、その順序は異なるような構造であっても良く、予め水平信号線16及び垂直信号線17を形成した後で、各素子ブロック13を転写することも可能である。水平信号線16及び垂直信号線17の構成材料は、特に限定されず、所要の金属配線層や金属層と半導体層の組み合わせなどの構造であっても良い。水平信号線16や垂直信号線17はそれぞれス

トライブ状のパターンとされているが、水平信号線16は水平方向に延在される2本の信号線を有する構成とすることができ、垂直信号線17は垂直方向に延在される2本の信号線を有する構成とすることができる。

【0027】それぞれ画素電極15は上述のように略矩形状のパターンとされているが、一对の水平信号線16や垂直信号線17に囲まれた領域では、略田の字形に4つの画素電極15が配設されている。すなわち、一对の水平信号線16や垂直信号線17に囲まれた領域内の4つの画素電極15の間には、信号線が通過することがなく、その分だけ画素電極15の領域を広くすることができる。従来の典型的なアクティブマトリクス型では画素電極15の四辺の端部を信号線が通過することから、その分だけ、画素電極として確保される領域が狭まり、開口率の改善に対する問題点となっていた。しかし、本実施形態の液晶表示装置の製造方法では、略矩形状の画素電極15の少なくとも一辺側で隣接する他の画素電極15との間に信号線となる配線層を介さないパターンに各画素電極15が形成されることから、画素電極15の領域を広くすることができ、液晶表示装置の開口率を上げることができる。図4では、隣接する画素電極15同士の間隔はS1とされ、リソグラフィのマージンに応じたサイズであれば良いことがわかり、画素電極15同士の間には高低差がないことから、切断し易く配線層に対するマージンよりも狭く設定可能となる。

【0028】以下、対向電極を設けた対向基板を取りつけ、電極及び配向膜の間に液晶材料を注入することで、液晶表示装置を製造することができる。上述の実施形態によれば、4つの薄膜トランジスタ素子12の組である素子ブロック13ごとに転写することで、個々の素子をそれぞれ転写する場合に比較して、その転写効率が高くなり、また転写される単位のサイズも少なくとも4倍に大きくなることから取扱いも容易となる。さらに、信号線の共通化もできるため、その分だけ画素電極15の領域を広くすることができ、液晶表示装置の開口率を上げることができる。

【0029】図5乃至図7は素子ブロックの例を示す図であり、図5は前述の実施形態と同じ4つの薄膜トランジスタ素子22を2行2列のパターンとなるように配列した素子ブロック23の例である。この例では水平方向と垂直方向のそれぞれで配線やコンタクトの共通化を図ることができる。図6は2つの薄膜トランジスタ素子24を垂直方向に並べた素子ブロック25の例である。この図6の例では、垂直方向での配線やコンタクトの共通化が可能となる。図7は六角形のパターンを有する素子ブロック27に6つの薄膜トランジスタ素子26を配列した構造を有する。この素子ブロック27の構造においても配線やコンタクトの共通化を図ることができる。

【0030】図8は本実施形態の製造方法の転写の際に用いることが可能な把持手段を示した図であり、治具3

10

20

30

40

50

3の一端側には真空チャッキングを行うように構成されており、治具33の中央には把持した際の中空部35の気圧を下げるためのガス抜き穴34が形成されている。このような治具33を複数の薄膜トランジスタ素子31を下地部30上に有する素子ブロックに対して対向させ、ガス抜き穴34から気体を排出しながら真空吸着を行うことで、下地部30から上の薄膜トランジスタ素子31を素子ブロック単位で把持することが可能となる。

【0031】このような機械的な把持手段を用いて、本実施形態の製造方法における転写工程をすすめることができ、特に複数の薄膜トランジスタ素子31を同時に把持するため、その把持するサイズが大きくなり、素子の取扱いが容易となる。

【0032】なお、上述の実施形態においては、転写される画像制御素子を薄膜トランジスタ素子として説明したが、これに限定されず、薄膜ダイオード素子やその他の薄膜半導体デバイスなどであっても良い。また、素子ブロックの構成には配線層の一部を含ませる構成やコンタクト層、コンタクトメタル層などを有する構造とすることもできる。さらに、前述の実施形態では転写される素子を画像制御素子として説明したが、本発明の表示装置及びその製造方法においては、素子は発光素子、画素制御素子、光電変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分とすることができる。

【0033】

【発明の効果】上述の表示装置及び表示装置の製造方法によれば、複数の薄膜トランジスタ素子の如きの素子の組ごとに転写することで、個々の素子をそれぞれ転写する場合に比較して、その転写効率が高くなり、また転写される単位の数も複数の分だけ拡大することから取扱いも容易となる。さらに、信号線の共通化もできるため、その分だけ例えば画素電極の領域を広くすることができ、液晶表示装置の開口率を上げることができ *

る。

【図面の簡単な説明】

【図1】本発明の表示装置の製造方法の実施形態の一例における薄膜トランジスタ素子を密に配列した状態を示す平面図である。

【図2】本発明の表示装置の製造方法の実施形態の一例における素子ブロックごとの剥離工程を示す平面図である。

【図3】本発明の表示装置の製造方法の実施形態の一例における素子ブロックごとの転写後のレイアウトを示す平面図である。

【図4】本発明の表示装置の製造方法の実施形態の一例における画素電極や信号線を含めた構造を示す平面図である。

【図5】本発明の表示装置の製造方法の実施形態における素子ブロックの一例を示す模式平面図である。

【図6】本発明の表示装置の製造方法の実施形態における素子ブロックの他の一例を示す模式平面図であり、素子ブロックが2つの薄膜トランジスタ素子を垂直方向に並べたパターンを有する例である。

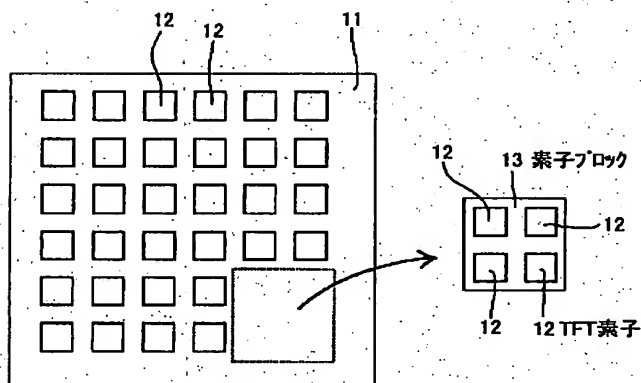
【図7】本発明の表示装置の製造方法の実施形態における素子ブロックのさらに他の一例を示す模式平面図であり、素子ブロックが略六角形のパターンを有する例である。

【図8】本発明の表示装置の製造方法の実施形態における治具の例を示す断面図である。

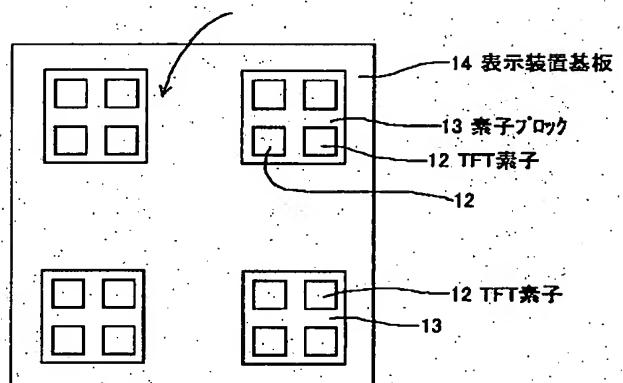
【符号の説明】

- 11 素子形成用基板
- 12 薄膜トランジスタ素子
- 13 素子ブロック
- 14 表示装置基板
- 15 画素電極
- 16 水平信号線
- 17 垂直信号線

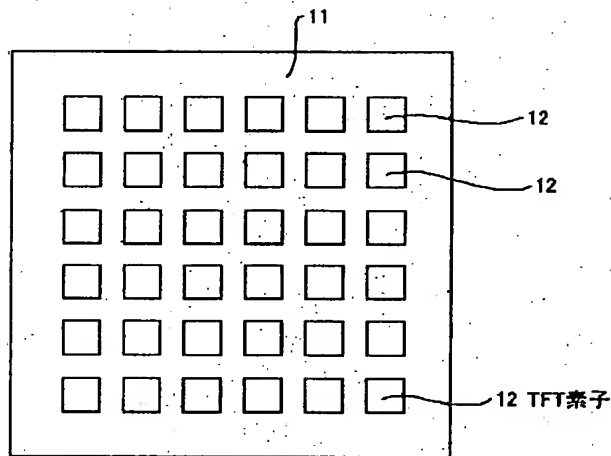
【図2】



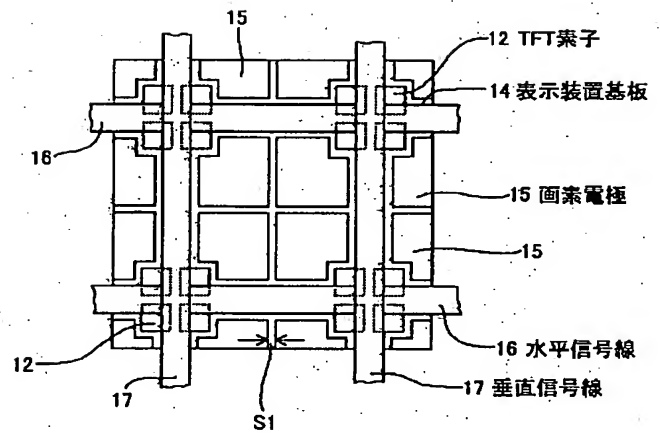
【図3】



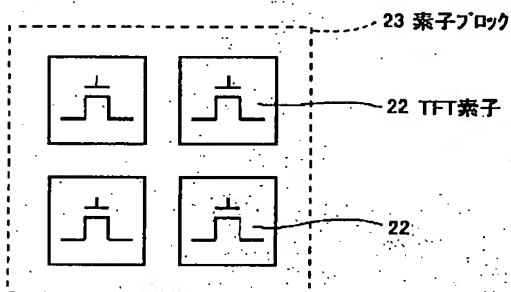
【図1】



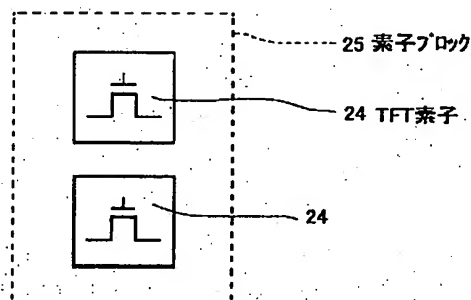
【図4】



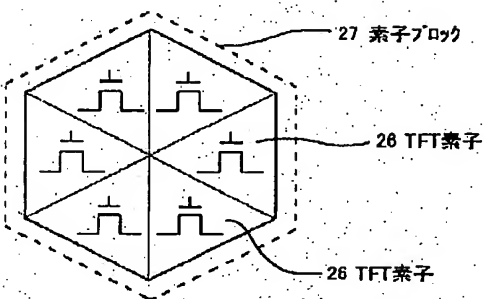
【図5】



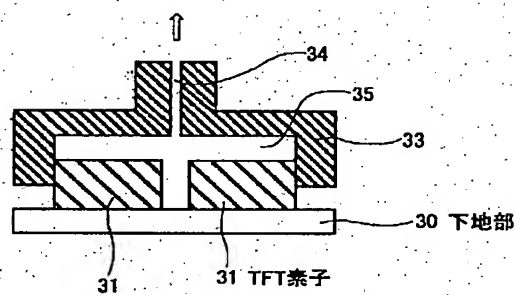
【図6】



【図7】



【図8】



フロントページの続き

(51) Int. Cl.
H01L 21/336

識別記号

F I

テーマコード (参考)

F ターム(参考) 2H092 JA24 MA01 NA07 NA27 NA29
5C094 BA03 BA04 BA24 BA43 CA19
DA14 DA15 DB04 EA04 EA07
EB02
5F110 AA16 BB02 DD02 DD05 QQ16
5G435 BB04 BB12 EE33 HH13 KK05

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-244576

(43)Date of publication of application : 30.08.2002

(51)Int.Cl.

G09F 9/00
 G02F 1/1368
 G09F 9/30
 H01L 27/12
 H01L 29/786
 H01L 21/336

(21)Application number : 2001-045132

(71)Applicant : SONY CORP

(22)Date of filing : 21.02.2001

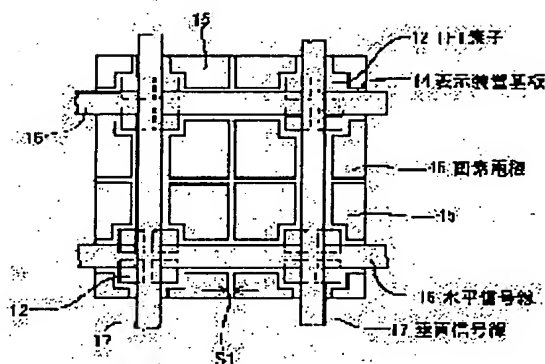
(72)Inventor : NATORI TAKEHISA
 OHATA TOYOJI

(54) METHOD FOR MANUFACTURING DISPLAY DEVICE, DISPLAY DEVICE AND LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a display device and a method for manufacturing the same certainly transferring elements constructed with thin film devices or the like and improving the productivity.

SOLUTION: Thin film transistor elements 12 are formed in a thickly arrayed state on a substrate 11 for elements formation. Each block of the elements 13 consisting of a plurality of lots respectively comprising an extracted part of the thin film transistor elements 12 in the thickly arrayed state is transferred to a substrate 14 for the display device. Efficiency of transfer is heightened compared with a case in which individual elements are respectively transferred and handling turns out to be easy because the size of the transferred unit grows larger.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The manufacture approach of the display characterized by forming on a component formation substrate where a component is arranged densely, and imprinting said component on a display substrate for two or more groups of every which took out said a part of condition of having arranged densely.

[Claim 2] Said component is the manufacture approach of the display according to claim 1 characterized by being the component chosen from the light emitting device, pixel controlling element, optoelectric-transducer, piezoelectric-device, thin film transistor component, thin-film diode component, resistance element, switching element, minute magnetic cell, and microoptics component, or its part.

[Claim 3] The manufacture approach of the display according to claim 1 characterized by forming the wiring layer which connects with said component electrically after imprinting said component on said display substrate for two or more groups of every.

[Claim 4] A part of wiring layer [at least] which connects with said component electrically is the manufacture approach of the display according to claim 1 characterized by considering as a common wiring layer between said adjoining components.

[Claim 5] Said component is the manufacture approach of the display according to claim 1 which is a pixel controlling element, and is characterized by forming each pixel electrode in the pattern which does not mind a wiring layer among other pixel electrodes which adjoin behind by the at least one-side side of an abbreviation rectangle-like pixel electrode before imprinting said pixel controlling element on said display substrate for two or more groups of every.

[Claim 6] Said pixel controlling element is the manufacture approach of the display according to claim 5 characterized by consisting of a thin film transistor or a thin-film diode.

[Claim 7] For a machine target, the imprint of said component to said display substrate top for two or more groups of every is the manufacture approach of a display according to claim 1 that it is characterized by being carried out by the grasping means.

[Claim 8] Said grasping means is the manufacture approach of the display according to claim 7 characterized by having a vacuum adsorption device.

[Claim 9] It is the manufacture approach of the display according to claim 1 characterized by estranging the group of said component rather than said condition of having arranged densely, for this every group by the imprint of said component to said display substrate top for said two or more groups of every, and being arranged.

[Claim 10] The number of said group of said component is the manufacture approach of the display according to claim 1 characterized by being two pieces or more than it.

[Claim 11] A part of wiring layer [at least] which said component for a display of each class which the component for a display becomes from two or more components for a display in the display arranged in the shape of a matrix adjoins, is arranged, and connects with said component for a display electrically is the display characterized by considering as a common wiring layer between said adjoining components for a display.

[Claim 12] Said pixel controlling element of each class which the pixel electrode for driving a liquid crystal ingredient becomes from two or more pixel controlling elements in the liquid crystal display

arranged in the shape of a matrix is a liquid crystal display characterized by forming each pixel electrode in the pattern which does not mind a wiring layer among other pixel electrodes which are adjoined and arranged and adjoin by the at least one-side side of an abbreviation rectangle-like pixel electrode.

[Claim 13] A part of wiring layer [at least] which said pixel controlling element of each class which the pixel electrode for driving a liquid crystal ingredient becomes from two or more pixel controlling elements in the liquid crystal display arranged in the shape of a matrix adjoins, is arranged, and connects with said pixel controlling element electrically is the liquid crystal display characterized by considering as a common wiring layer between said adjoining pixel controlling elements.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the liquid crystal display which arranged the pixel controlling element which consists of the manufacture approach of the indicating equipment which imprints components, such as a pixel controlling element which consists of a thin film device etc., to the position on a substrate, an indicating equipment with which two or more components for a display were allotted, a thin film device, etc.

[0002]

[Description of the Prior Art] The liquid crystal display of the active-matrix mold which displays an image based on the liquid crystal driving signal which arranges the pixel controlling element like a thin film transistor (TFT) in the shape of a matrix on the equipment substrate for a display, forms the wiring layer linked to each pixel controlling element as a liquid crystal display, and is supplied from a necessary circumference circuit is known widely. Each pixel controlling element is connected to the pixel electrode which consists of a transparent electrode formed for every pixel, respectively, and it operates so that the orientation condition of the liquid crystal ingredient arranged between substrates by changing the electrical potential difference between the pixel electrode and the common electrode formed on the substrate of the side which counters may be changed.

[0003] By the way, since the pixel controlling element like a thin film transistor (TFT) is formed using the semi-conductor manufacture process accompanied by hot heat treatment, it depends for the formation precision of a component on the precision of alignment, such as a mask, etc. greatly, and being formed using the heat-resistant high substrate of a quartz-glass substrate etc. moreover is performed. However, it forms it not being easy to cover a big area and to form a detailed component with high precision, therefore once carrying out micro processing of the pixel controlling element like a thin film transistor (TFT) on the substrate for component formation, and the approach of imprinting the thin film transistor after formation on the substrate for a display has been examined.

[0004] After forming a detached core on a substrate, for example as an approach of imprinting such a pixel controlling element to the equipment substrate for a display so that it may be indicated by JP,11-26734,A, a thin film device is formed, and the manufacture approach of a liquid crystal display of making this detached core producing exfoliation by the laser radiation from a substrate side is learned. Moreover, in a technique given in JP,10-177187,A, the imprint block which should imprint a diaphragm-structure block on an imprint object using the imprint approach of a diaphragm structure is formed first, the technique of imprinting for every imprint block and manufacturing the liquid crystal display of a active-matrix mold is indicated, and the degree of freedom of selection of a substrate can be raised by using such a technique.

[0005]

[Problem(s) to be Solved by the Invention] In an above-mentioned replica method, there is an advantage that the degree of freedom of selection of the substrate used as equipment can be raised. However, although a thin film device is imprinted on an imprint object from the substrate for component formation and the equipment as a product is manufactured with the technique

indicated by JP,11-26734,A for example It is necessary to form a component in a large area from the condition of the component formation substrate before an imprint, and there is a limitation in the micro processing by the case where the liquid crystal display of a big area is formed, from imprinting as the pitch at the time of component formation of a thin film device was maintained.

[0006] Moreover, with a technique given in JP,10-177187,A, it is the approach of imprinting the whole imprint block with two or more thin film devices, and two or more thin film devices can be imprinted the whole block to the substrate for active matrices of bigger size than the substrate of an imprinting agency. However, since the imprint block itself is having structure with which even the pixel electrode was made and crowded in coincidence, before and after an imprint, spacing between the components within a block is maintained and micro processing according to the area is needed by the case where it is going to constitute the display of a large area too.

[0007] The approach of forming a thin film transistor component first in an every $m \times n$ pitch on the substrate of an imprinting agency, and on the other hand, imprinting these thin film transistor component in the manufacture approach of the liquid crystal display indicated by JP,11-142878,A, to these techniques, while making a pitch expand by m times and n times is indicated. However, since the imprint for each thin film transistor component of every is performed, light is irradiated alternatively at the demarcation membrane which moreover intervenes between a component and an imprinting agency substrate at the time of an imprint and bonding strength is weakened in case the substrate for liquid crystal displays finally imprints alternatively from the substrate of an imprinting agency with the technique of this JP,11-142878,A indication, the problem that that imprint itself is not easy arises. Furthermore, even if it imprints so that between thin film transistor components may be expanded, the unit imprinted is each component of every, and will become important, when the precision of the imprint makes a throughput high, and the whole will serve as a defective in the case where it is not able to imprint with one thin film transistor component, either.

[0008] Then, this invention aims at offer of the display and liquid crystal display which are manufactured by the manufacture approach and the manufacture approach of the display which can also raise the productivity while it aims at the positive imprint of a component in view of an above-mentioned technical technical problem.

[0009]

[Means for Solving the Problem] In order to solve an above-mentioned technical problem, on a component formation substrate, the manufacture approach of the display of this invention is formed, where a component is arranged densely, and is characterized by imprinting said component on a display substrate for two or more groups of every which took out said a part of condition of having arranged densely. Said component can be used as the component chosen from the light emitting device, pixel controlling element, optoelectric-transducer, piezoelectric-device, thin film transistor component, thin-film diode component, resistance element, switching element, minute magnetic cell, and microoptics component, or its part in this manufacture approach. Moreover, a part of wiring layer [at least] which connects with said component electrically can be used as a common wiring layer between said adjoining components.

[0010] According to the manufacture approach of the display of this invention, by imprinting a component for two or more groups of every, as compared with the case where each component is imprinted, respectively, the imprint effectiveness becomes high, and since the size of the unit imprinted also becomes large, handling also becomes easy. They are the configurations which took out said a part of condition of having arranged densely, and since they do not have the estranged structure like an imprint block, two or more groups are advantageous when it is going to constitute the display of a large area.

[0011] Said component for a display of each class which the component for a display becomes from two or more components for a display in the display with which the display of this invention was arranged in the shape of a matrix adjoins, and is arranged, and it is characterized by using as a common wiring layer a part of wiring layer [at least] which connects with said component for a display electrically between said adjoining components for a display.

[0012] According to the display of this invention, a part of wiring layer [at least] which connects with said component for a display electrically is used as a common wiring layer between said

adjoining components for a display, and even if the component for a display in the group imprinted at once is arranged, it can make occupancy area of the wiring layer itself small.

[0013] Moreover, the liquid crystal display of this invention is set to the liquid crystal display with which the pixel electrode for driving a liquid crystal ingredient was arranged in the shape of a matrix. Said pixel controlling element of each class which consists of two or more pixel controlling elements adjoins, and is arranged. It is characterized by coming to form each pixel electrode in the pattern which does not mind a wiring layer among other pixel electrodes which adjoin by the at least one-side side of an abbreviation rectangle-like pixel electrode. Moreover, it sets to the liquid crystal display with which the pixel electrode for driving a liquid crystal ingredient was arranged in the shape of a matrix. Said pixel controlling element of each class which consists of two or more pixel controlling elements adjoins, and is arranged, and it is characterized by using as a common wiring layer a part of wiring layer [at least] which connects with said pixel controlling element electrically between said adjoining pixel controlling elements.

[0014] By arranging a pixel controlling element adjacently by each class which consists of two or more pixel controlling elements, the location of a pixel controlling element is arranged as more than one gathered, consequently it can arrange a pixel electrode in parts other than the location of two or more pixel controlling elements, enlarging each electrode surface product. Pixel electrodes are made to adjoin by the pattern which does not mind a wiring layer, or by communalization of a wiring layer, the area of a pixel electrode can be increased, a numerical aperture is raised from the effectiveness of increase of these pixel electrode surface product, and the display of a clear image is attained.

[0015]

[Embodiment of the Invention] The manufacture approach of the display of this operation gestalt is explained referring to a drawing. Drawing 1 to drawing 4 is a top view in the manufacture approach. This operation gestalt is the example of the manufacture approach of the liquid crystal display of the active-matrix mold which uses a thin film transistor (TFT) component as a pixel controlling element, and is the approach of imprinting by making four thin film transistor components into 1 set.

[0016] First, as shown in drawing 1, the thin film transistor component 12 which is a pixel controlling element is formed on the substrate 11 for component formation which is an imprinting agency substrate. The substrate 11 for component formation has the structure which is used in the usual semi-conductor manufacture process and which formed the insulator layer, for example on semi-conductor substrates, such as a silicon substrate, or a glass substrate. On this component formation substrate 11, in the shape of a matrix, the thin film transistor component 12 is arranged densely, and is formed. In drawing 1, although each thin film transistor component 12 is shown by the square, as later passed and mentioned to an example of the configuration which each thin film transistor component 12 can take, as long as this square is the structure which changes the potential of a pixel electrode and can control liquid crystal, what kind of thing is sufficient as that configuration. At this time, the transparent electrode used as a pixel electrode etc. is not formed in the substrate 11 for component formation, therefore spacing of each thin film transistor component 12 should just be the distance which can aim at separation between components.

[0017] Each thin film transistor component 12 has the structure where the thin semi-conductor film was formed on insulator layers, such as silicon oxide which does not illustrate, and the gate electrode was formed through gate dielectric film on the semi-conductor film, and has the structure where a channel field is formed in the lower part of a gate electrode and where a source drain field is formed in the semi-conductor film across these both channel fields. One side of a source drain field is connected to a signal line on a circuit, and another side of a source drain field is connected to the pixel electrode mentioned later.

[0018] Although each component 12 is arranged in the shape of a matrix in drawing 1, as each thin film transistor component 12 shows drawing 2, in the following exfoliation process, the component block 13 whose four thin film transistor components 12 are one group is constituted, and exfoliation from the component formation substrate 11 in the unit of this component block 13 is performed. Four thin film transistor components 12 which constitute one component block 13

are four thin film transistor components 12 for two-line two trains adjoined of the thin film transistor components 12 arranged in the shape of a matrix in drawing 1, and the thin film transistor component 12 of these four contiguity constitutes one component block 13.

[0019] In addition, although four thin film transistor components 12 are contained in one component block 13, you may be the structure where it does not need to detach by the component completely and common source (drain) connection and gate connection are aimed at, between thin film transistor component 12 comrades. For example, occupancy area, such as a contact field, can be reduced by supposing that the terminal linked to the power-source line is perpendicular, and that it is common by the case where the perpendicular and common power-source line in drawing 2 is used, it is advantageous to detailed-izing and the number and area of a contact part for example, with a gate electrode can be similarly reduced by considering as a common signal line, even when it is horizontal. Moreover, component block 13 the very thing may be a configuration including the member which supports four thin film transistor components 12, or supporters; may be a configuration without such supporters or supporter material, and may only be the aggregate of four thin film transistor components 12.

[0020] Although exfoliation of the component block 13 which has these four thin film transistor components 12 in the state of two-line two trains can also use mechanical fixtures for chucking, such as necessary vacuum adsorption, it forms a demarcation membrane or the exfoliation film beforehand between each thin film transistor component 12 and the substrate 11 for component formation, and four thin film transistor components 12 may be made to exfoliate in the part of the demarcation membrane. You may be the structure where the demarcation membrane itself is beforehand cut for every block corresponding to the part of the two-line two trains of the thin film transistor component 12, the structure where the demarcation membrane itself is cut for every block according to the time of patterning of the thin film transistor component 12, and the structure that produces exfoliation using the exposure of an alternative energy beam between the thin film transistor component 12 of a block unit, and the substrate 11 for component formation. Furthermore, you may be the combination of the approach of using a demarcation membrane etc., the mechanical exfoliating method, and approaches, such as selective irradiation, as the exfoliation approach of the component block 13. Moreover, a component can be exfoliated by laser ablation.

[0021] A point important about this exfoliation process is that exfoliating from the substrate 11 for component formation alternatively are every four thin film transistor components 12 which constitute one block unit, since the range which exfoliates from the substrate 11 for component formation alternatively increases 4 times compared with the case of every component, that handling comes to be easy and it contributes to improvement in the yield. Moreover, since four thin film transistor components 12 are collectively imprinted compared with the case where exfoliate one by one and a component is imprinted, the imprint effectiveness becomes 4 times.

[0022] The approach exfoliation of the component block 13 can progress one by one for every block, and the approach of exfoliating or imprinting at once two or more component blocks of a location which correspond after confronting an imprinting agency substrate and an imprint place substrate are mentioned from the substrate 11 for component formation. Moreover, as shown in drawing 3, it is also possible to also imprint from the substrate 11 for component formation to the display substrate 14 of a direct liquid crystal display and to imprint to the substrate for maintenance temporarily and to once imprint from the substrate for maintenance to the display substrate 14 again temporarily, although it is possible.

[0023] Drawing 3 shows arrangement of the component block 13 after an imprint. As shown in drawing 3, the component block 13 of the thin film transistor component 12 is estranged and arranged on the indicating-equipment substrate 14 rather than the condition of having arranged densely on the substrate 11 for component formation this every component block 13. That is, although the component block 13 is also made into a dense condition in the condition before an imprint (refer to drawing 1 and drawing 2) reflecting the condition that the thin film transistor component 12 was arranged densely, as shown in drawing 3, after an imprint, spacing of component block 13 comrades becomes what was expanded. Spacing of these component block 13 comrades is equivalent to the magnitude of the pixel electrode formed in that part that was able to be extended. On the other hand, since each thin film transistor component 12 within the

component block 13 is imprinted in one, spacing of thin film transistor component 12 each is not changed. For this reason, it is very advantageous when taking common contact between the adjoining components.

[0024] As shown in drawing 4, the pixel electrode 15 is formed in the perimeter of the component block 13 with four thin film transistor components 12 corresponding to each thin film transistor component 12. The pixel electrode 15 is a transparent electrode like for example, the ITO film, and is formed on the display substrate 14 a front [imprint / of the component block 13], or after the imprint of the component block 13. The indicating-equipment substrate 14 is constituted by the ingredient of light transmission nature, it has the component block 13 formed on it, the pixel electrode 15, the orientation film which is not illustrated, and the function to hold a liquid crystal ingredient etc., and especially if it is the ingredient which achieves the function, it will not be limited. If it illustrates about the ingredient which constitutes the indicating-equipment substrate 14, it is also possible to use a transparence glass substrate, a transparence plastic plate, or a sheet.

[0025] The pixel electrode 15 is formed on the display substrate 14 on the whole surface, and patterning is carried out for each electrode of every. Although the configuration of the pixel electrode 15 is made into the shape of an abbreviation rectangle, it is the flat-surface configuration which the corner which attended the thin film transistor component 12 which should connect cut and lacked. The part to which it connects with the level signal line 16 which is the wiring layer of the shape of a stripe which extends horizontally, and the perpendicular signal line 17 which is the wiring layer of the shape of a stripe which extends perpendicularly, and the level signal line 16 and the perpendicular signal line 17 intersect each component block 13 is in agreement with the location of each component block 13. Although connection of these level signal lines 16, the perpendicular signal line 17, and the thin film transistor component 12 within each component block 13 is omitting illustration, extend some of level signal lines 16 and perpendicular signal lines 17, contact is taken on the top face or base of the level signal line 16 or the perpendicular signal line 17, or it is performed by forming the short wiring layer for connection further.

[0026] In drawing 4, although the level signal line 16 is formed after each component block 13 and the perpendicular signal line 17 is formed on the level signal line 16, the sequence may be the structure which differ, and after forming the level signal line 16 and the perpendicular signal line 17 beforehand, it is also possible to imprint each component block 13. Especially the component of the level signal line 16 and the perpendicular signal line 17 may not be limited, but may be structures, such as combination of a necessary metal wiring layer and a necessary metal layer, and a semi-conductor layer. Although the level signal line 16 and the perpendicular signal line 17 are used as the stripe-like pattern, respectively, the level signal line 16 can be considered as the configuration which has two signal lines which extend horizontally, and can consider the perpendicular signal line 17 as the configuration which has two signal lines which extend perpendicularly.

[0027] Although the pixel electrode 15 is used as the abbreviation rectangle-like pattern as mentioned above, respectively, four pixel electrodes 15 are arranged in the typeface of **** in the field surrounded by the level signal line 16 and the perpendicular signal line 17 of a pair. That is, among four pixel electrodes 15 in the field surrounded by the level signal line 16 and the perpendicular signal line 17 of a pair, a signal line cannot pass and only the part can make the field of the pixel electrode 15 large. In the conventional typical active-matrix mold, since the signal line passed through the edge of the neighborhood of the pixel electrode 15, the field where only the part is secured as a pixel electrode had become narrowing and a trouble over an improvement of a numerical aperture. However, since each pixel electrode 15 is formed in the pattern which does not mind the wiring layer used as a signal line among other pixel electrodes 15 which adjoin by the at least one-side side of the abbreviation rectangle-like pixel electrode 15, the field of the pixel electrode 15 can be made large and the numerical aperture of a liquid crystal display can be raised by the manufacture approach of the liquid crystal display of this operation gestalt. In drawing 4, it is referred to as S1, as for spacing of pixel electrode 15 adjoining comrades, things are understood that what is necessary is just the size according to the margin of lithography, and a setup

becomes it is narrower than the margin to a wiring layer, and possible [that it is easy to cut] from there being no difference of elevation between pixel electrode 15 comrades.

[0028] The opposite substrate which prepared the counterelectrode can be attached hereafter and a liquid crystal display can be manufactured by pouring in a liquid crystal ingredient between an electrode and the orientation film. By imprinting every component block 13 which is the group of four thin film transistor components 12 according to the above-mentioned operation gestalt, as compared with the case where each component is imprinted, respectively, the imprint effectiveness becomes high, and since the size of the unit imprinted also increases large at least 4 times, handling also becomes easy. Furthermore, since communalization of a signal line can also be performed, only the part can make the field of the pixel electrode 15 large, and can gather the numerical aperture of a liquid crystal display.

[0029] Drawing 5 thru/or drawing 7 are drawings showing the example of a component block, and drawing 5 is the example of the component block 23 which arranged the four same thin film transistor components 22 as the above-mentioned operation gestalt so that it might become the pattern of two-line two trains. In this example, communalization of wiring or contact can be attained by each of a horizontal direction and a perpendicular direction. Drawing 6 is the example of the component block 25 which arranged two thin film transistor components 24 in perpendicularly. In the example of this drawing 6, wiring in a perpendicular direction and communalization of contact are attained. Drawing 7 has the structure which arranged six thin film transistor components 26 to the component block 27 which has the pattern of a hexagon. Communalization of wiring or contact can be attained also in the structure of this component block 27.

[0030] Drawing 8 is drawing having shown the grasping means which can be used in the case of the imprint of the manufacture approach of this operation gestalt, and it is constituted so that vacuum chucking may be performed to the end side of a fixture 33, and the vent hole 34 for lowering the atmospheric pressure of the centrum 35 at the time of grasping is formed in the center of a fixture 33. Such a fixture 33 is made to counter to the component block which has two or more thin film transistor components 31 on the substrate section 30, and it becomes possible by performing vacuum adsorption, discharging a gas from a vent hole 34 to grasp the upper thin film transistor component 31 per component block from the substrate section 30.

[0031] In order to be able to recommend the imprint process in the manufacture approach of this operation gestalt and to grasp two or more thin film transistor components 31 to coincidence especially using such a mechanical grasping means, the size to grasp becomes large and the handling of a component becomes easy.

[0032] In addition, in an above-mentioned operation gestalt, although the image controlling element imprinted was explained as a thin film transistor component, it may not be limited to this but you may be a thin-film diode component, other thin film semiconductor devices, etc. Moreover, it can also consider as the structure of having the configuration which includes a part of wiring layer in the configuration of a component block, a contact layer, a contact metal layer, etc. Furthermore, although the above-mentioned operation gestalt explained the component imprinted as an image controlling element, a component can be used as the component chosen from the light emitting device, pixel controlling element, optoelectric-transducer, piezoelectric-device, thin film transistor component, thin-film diode component, resistance element, switching element, minute magnetic cell, and microoptics component, or its part in the display and its manufacture approach of this invention.

[0033]

[Effect of the Invention] According to the manufacture approach of an above-mentioned indicating equipment and an indicating equipment, by imprinting for every group of the component of **** of two or more thin film transistor components, as compared with the case where each component is imprinted, respectively, the imprint effectiveness becomes high, and it becomes easy [handling], since the size of the unit imprinted also expands only two or more parts. Furthermore, since communalization of a signal line can also be performed, only the part can make the field of for example, a pixel electrode large, and can gather the numerical aperture of a liquid crystal display.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the top view showing the condition of having arranged densely the thin film transistor component in an example of the operation gestalt of the manufacture approach of the indicating equipment of this invention.

[Drawing 2] It is the top view showing the exfoliation process for every component block in an example of the operation gestalt of the manufacture approach of the indicating equipment of this invention.

[Drawing 3] It is the top view showing the layout after the imprint for every component block in an example of the operation gestalt of the manufacture approach of the indicating equipment of this invention.

[Drawing 4] It is the top view showing structure including the pixel electrode and signal line of an operation gestalt in an example of the manufacture approach of a display. [of this invention]

[Drawing 5] It is the ** type top view showing an example of the component block in the operation gestalt of the manufacture approach of the indicating equipment of this invention.

[Drawing 6] It is the ** type top view showing other examples of the component block in the operation gestalt of the manufacture approach of the indicating equipment of this invention, and a component block is the example which has the pattern which arranged two thin film transistor components in perpendicularly.

[Drawing 7] It is the ** type top view showing an example of further others of the component block in the operation gestalt of the manufacture approach of the indicating equipment of this invention, and a component block is the example which has the pattern of an abbreviation hexagon.

[Drawing 8] It is the sectional view showing the example of the fixture in the operation gestalt of the manufacture approach of the display of this invention.

[Description of Notations]

11 Substrate for Component Formation

12 Thin Film Transistor Component

13 Component Block

14 Display Substrate

15 Pixel Electrode

16 Level Signal Line

17 Perpendicular Signal Line

[Translation done.]